

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-054825

(43)Date of publication of application : 08.03.1991

H01L 21/302

(51)Int.Cl.

(21)Application number : 01-190027

(71)Applicant : TOKYO ELECTRON LTD

(22)Date of filing : 21.07.1989

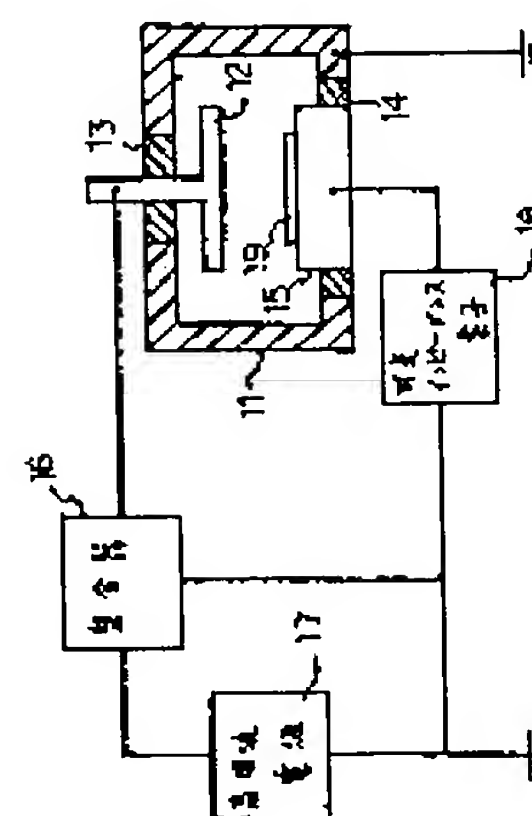
(72)Inventor : AKIBA TOYONORI  
NISHIMURA EIICHI

## (54) PLASMA PROCESSOR

## (57)Abstract:

PURPOSE: To enable the dispersion in processing capacities between respective devices to be controlled easily by a method wherein a mechanism capable of controlling the processing state of elements to be processed by adjusting the plasma state by varying the load impedance of a high-frequency power supply is provided.

CONSTITUTION: A semiconductor wafer 19, etc., formed of an element to be processed such as an SiO<sub>2</sub> film is mounted on a lower electrode 15 in a processing vessel 11. Specific processing gasses such as CHF<sub>3</sub> gas, CF<sub>4</sub> gas and Ar gas are fed to a processing vessel 11 being vacuumized to impress the space between the upper and lower electrodes 12, 15 with high-frequency power from a high-frequency power supply 17 for plasma-etching the SiO<sub>2</sub> film. At this time, the load impedance of the high-frequency power supply 17 is varied by a variable impedance element 18 so that the dispersion in the processing capacities between multiple plasma etching devices may be controlled.



## ⑫ 公開特許公報(A)

平3-54825

⑤Int.Cl.<sup>5</sup>

H 01 L 21/302

識別記号

C  
A

庁内整理番号

8122-5F  
8122-5F

④公開 平成3年(1991)3月8日

審査請求 未請求 請求項の数 1 (全4頁)

④発明の名称 プラズマ処理装置

②特 願 平1-190027

②出 願 平1(1989)7月21日

⑦発明者 秋 葉 豊 知 東京都新宿区西新宿1丁目26番2号 東京エレクトロン株式会社内

⑦発明者 西 村 栄 一 東京都新宿区西新宿1丁目26番2号 東京エレクトロン株式会社内

⑦出 願 人 東京エレクトロン株式会社 東京都新宿区西新宿1丁目26番2号

⑦代 理 人 弁理士 須山 佐一 外1名

## 明 細 書

## 1. 発明の名称

プラズマ処理装置

## 2. 特許請求の範囲

(1) 処理容器内に設けられた電極間に、高周波電源から高周波電力を供給して該処理容器内に導入した処理ガスをプラズマ化し、このプラズマにより上記処理容器内に設けられた被処理体をプラズマ処理する装置において、

前記高周波電源の負荷インピーダンスを変化させることにより前記プラズマの状態を調節し、前記被処理体の処理状態を制御する機構を設けたことを特徴とするプラズマエッチング装置。

## 3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明は、プラズマ処理装置に関する。

(従来の技術)

近年、半導体製造工程においては、微細パターンを高精度で形成することが可能な各種薄膜の

エッチング方法として、ガスプラズマ中の反応成分を利用したプラズマエッチング装置が注目されている。

第5図は、このようなプラズマエッチング装置の一例の構成を示すもので、処理容器1は、導電性材料、例えば表面にアルマイト処理を施したアルミニウムからなり、内部を気密に保持可能に構成されている。この処理容器1の天井部には、略円板状に形成された上部電極2が、絶縁性部材3を介して下向きに支持されており、処理容器1の底部には、この上部電極2と対向する如く処理容器1と電気的に接続された下部電極4が設けられている。そして、これらの上部電極2および下部電極4は、インピーダンスマッチングを行うための整合器5を介して高周波電源6に接続されている。

上記構成のプラズマエッチング装置では、下部電極4上に被処理体、例えばSiO<sub>2</sub>膜を形成された半導体ウエハ7を載置し、処理容器1内を真空排気しながらこの処理容器1内に所定の処理ガ

ス例えば  $\text{CHF}_3$  ガスと  $\text{CF}_4$  ガスと  $\text{Ar}$  ガスとを供給し、高周波電源 6 から上部電極 2 と下部電極 4 との間に高周波電力を印加して上記処理ガスをプラズマ化し、このプラズマを  $\text{SiO}_2$  膜に作用させて  $\text{SiO}_2$  膜をエッチングにより除去する。

(発明が解決しようとする課題)

ところで、例えば上述したようなプラズマエッチング装置を複数台用いて、同一の処理を並行して行うような場合、各プラズマエッチング装置における処理に相違があると、処理速度や製品の性能にばら付きが生じることになるので、各装置ともほぼ同様な処理が行えるよう各装置を設定することが好ましい。

しかしながら、例えば同一規格のプラズマエッチング装置を複数台製造した場合、例えば各部品の寸法的な誤差、螺子等の締付けトルクのばら付き、部品の表面処理状態のばら付き、部品間の接触状態の相違による電気抵抗のばら付き、その他の各種要因によって同一規格のプラズマエッチング装置であっても処理性能に若干のばら付きが生

じる。

このような各装置間の処理性能のばら付きは、装置製造時の品質管理によってある程度抑制することができる。しかしながら、装置のどの部分をどの程度管理すれば所望の処理性能とすることが出来るかということは未だ充分には解明されておらず、また、例えば各構成部品の製造精度を上げるとは装置の製造コストの上昇につながるため、品質管理による処理性能のばら付きの抑制には限界がある。

このため、同一規格のプラズマエッチング装置であっても、例えばエッチングレート、ユニフォーミティー等を略同じに設定するためには、各装置によってプロセス条件を細かく変更する必要があるが、変更可能なパラメータが多いため、このような条件設定に時間を要し、また、工程の管理が複雑化するという問題が生じる。

本発明は、かかる従来の事情に対処してなされたもので、装置の製造コストの大幅な上昇を招くことなく、各装置間の処理性能のばら付きを従来

に較べて容易に調整することができ、各装置において同様なプロセス条件で、同様なプラズマ処理を実行可能とするプラズマ処理装置を提供しようとするものである。

[発明の構成]

(課題を解決するための手段)

すなわち本発明は、処理容器内に設けられた電極間に、高周波電源から高周波電力を供給して該処理容器内に導入した処理ガスをプラズマ化し、このプラズマにより上記処理容器内に設けられた被処理体をプラズマ処理する装置において、前記高周波電源の負荷インピーダンスを変化させることにより前記プラズマの状態を調節し、前記被処理体の処理状態を制御する機構を設けたことを特徴とする。

(作 用)

上記構成の本発明のプラズマ処理装置では、高周波電源の負荷インピーダンスを変化させることによりプラズマの状態を調節し、被処理体の処理状態を制御する機構が設けられている。

したがって、この機構を調節することにより、各装置間の処理性能のばら付きを容易に調整することができ、各装置において同様なプロセス条件で、同様なプラズマ処理を実行することができ、また、装置の製造コストの大幅な上昇を招くこともない。

(実施例)

以下、本発明装置を半導体ウエハのプラズマエッチング処理に適用した一実施例を図面を参照して説明する。

第 1 図に示すように、処理容器 11 は、導電性材料、例えば表面にアルマイト処理を施したアルミニウムからなり、内部を気密に保持可能に構成されている。この処理容器 11 の天井部には、略円板状に形成された上部電極 12 が、絶縁性部材 13 を介して下向きに支持されている。一方、上部電極 12 と対向する如く、処理容器 11 の底部には、絶縁性部材 14 を介して下部電極 15 が支持されている。

また、これらの上部電極 12 および下部電極 1

5は、インピーダンスマッチングを行うための整合器16を介して高周波電源17に接続されており、グラウンド電位に接続される下部電極15には、直列に可変インピーダンス素子18が接続されている。

そして、絶縁性部材13、14により、上部電極12および下部電極15と電気的に絶縁された処理容器11は、グラウンド電位に接続されている。

なお、可変インピーダンス素子18としては、インピーダンスを変化させることのできるものであればどのようなものでもよく、例えば第2図に示すようにインダクタンス素子18aと可変容量素子18bとを直列接続したもの、あるいは第3図に示すようにインダクタンス素子18aと可変容量素子18bとを並列接続したもの等を用いることができる。

上記構成のこの実施例のプラズマエッチング装置では、処理容器11内の下部電極15上に被処理体、例えばSiO<sub>2</sub>膜を形成された半導体ウェハ19等を載置する。そして、処理容器11内を

る。

したがって、例えば各部品の寸法精度を向上させる等の製造コストの大幅な上昇を招くことなく、各装置間の処理性能のばら付きを従来に較べて容易に調整することができ、各装置において同様なプロセス条件で、同様なエッチング処理を行うことができる。

なお、上記実施例では可変インピーダンス素子18を下部電極15に直列に接続した例について説明したが、下部電極15に接続した可変インピーダンス素子18の他に、処理容器11にも可変インピーダンス素子18を接続して、よりプラズマ分布の制御性を向上させることもできる。また、処理容器11のみに可変インピーダンス素子18を接続してもよい。

また、上記実施例では、絶縁性部材14により下部電極15と処理容器11とを電気的に絶縁するよう構成した例について説明したが、下部電極15と処理容器11とが電気的に接続されている場合についても同様にして適用可能である。さら

真空排気しながらこの処理容器11内に所定の処理ガス例えばCHF<sub>3</sub>ガスとCF<sub>4</sub>ガスとArガスとを供給し、高周波電源17から上部電極12と下部電極15との間に高周波電力を印加して上記処理ガスをプラズマ化し、このプラズマをSiO<sub>2</sub>膜に作用させてSiO<sub>2</sub>膜をエッチングにより除去する。

そして、例えば複数のプラズマエッチング装置間で処理性能（主にエッチングレート）のばら付きを調節する場合は、可変インピーダンス素子18により高周波電源17の負荷インピーダンスを変化させて調節を行う。すなわち、例えば可変インピーダンス素子18の可変容量素子18bの容量を変化させることにより、高周波電源17の負荷インピーダンスを変化させ、プラズマ密度を変化させてエッチングレートの調節を行う。なお、この時、上部電極12および下部電極15と処理容器11壁部との間のインピーダンスの比が変化するので、可変インピーダンス素子18によりプラズマ分布即ち放電比率の調節も行うことができ

に、可変インピーダンス素子18は、例えば第4図に示すように、上部電極12に直列に接続してもよい。

また、これらの実施例では、全てアノード結合形の装置について説明したが、カソード結合形の装置についても同様に適用することができることはもちろんである。

#### 〔発明の効果〕

以上説明したように、本発明のプラズマ処理装置によれば、装置の製造コストの大幅な上昇を招くことなく、各装置間の処理性能のばら付きを従来に較べて容易に調整することができ、各装置において同様なプロセス条件で、同様なプラズマ処理を行うことができる。

#### 4. 図面の簡単な説明

第1図は本発明装置の一実施例のプラズマエッチング装置の構成を示す図、第2図および第3図は第1図の可変インピーダンス素子の例を示す図、第4図は本発明の他の実施例のプラズマエッチング装置の構成を示す図、第5図は従来のプラズマ

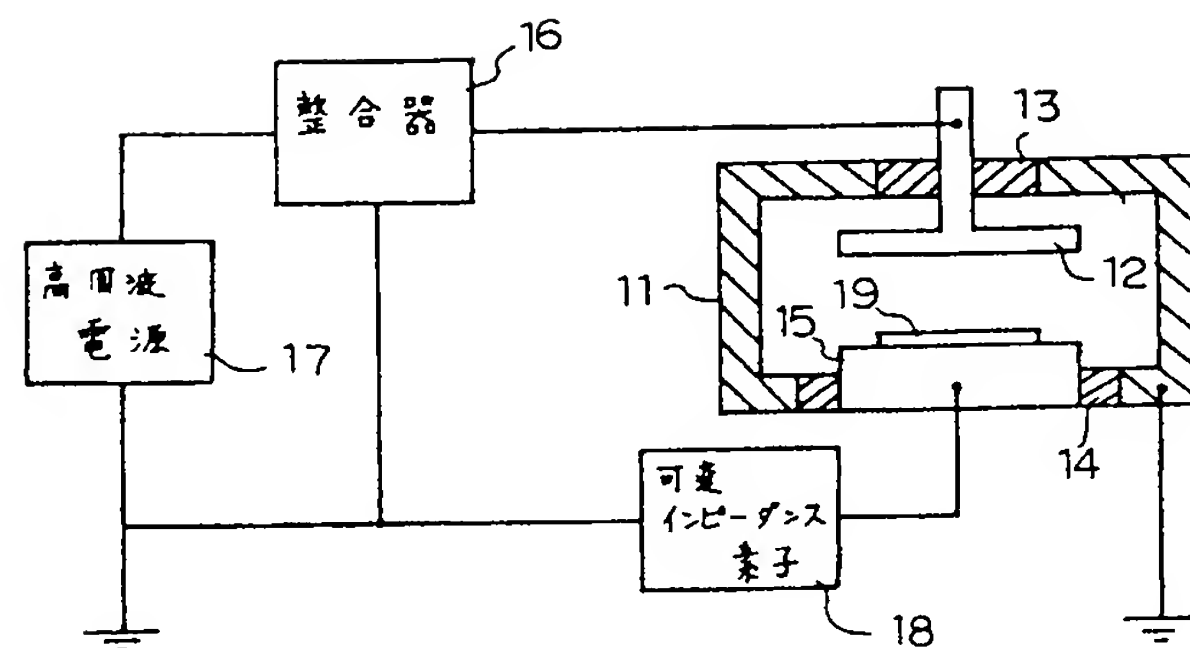
エッチング装置の構成を示す図である。

11 …… 処理容器、12 …… 上部電極、13、  
14 …… 絶縁性部材、15 …… 下部電極、16 ……  
… 整合器、17 …… 高周波電源、18 …… 可変インピーダンス素子。

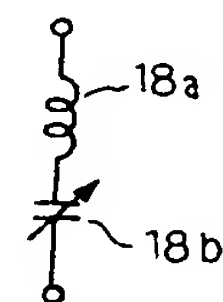
出願人 東京エレクトロン株式会社

代理人 弁理士 須山 佐一

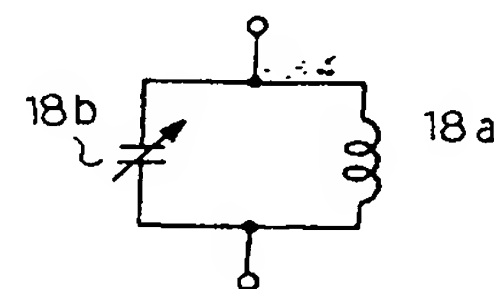
(ほか1名)



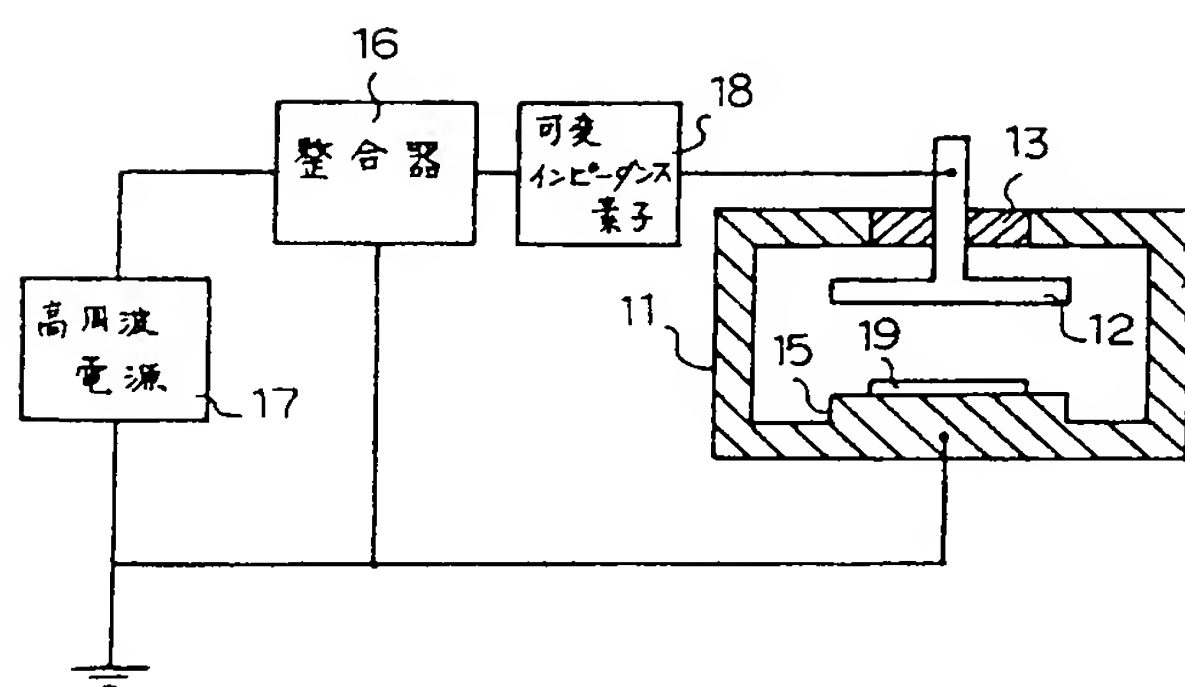
第1図



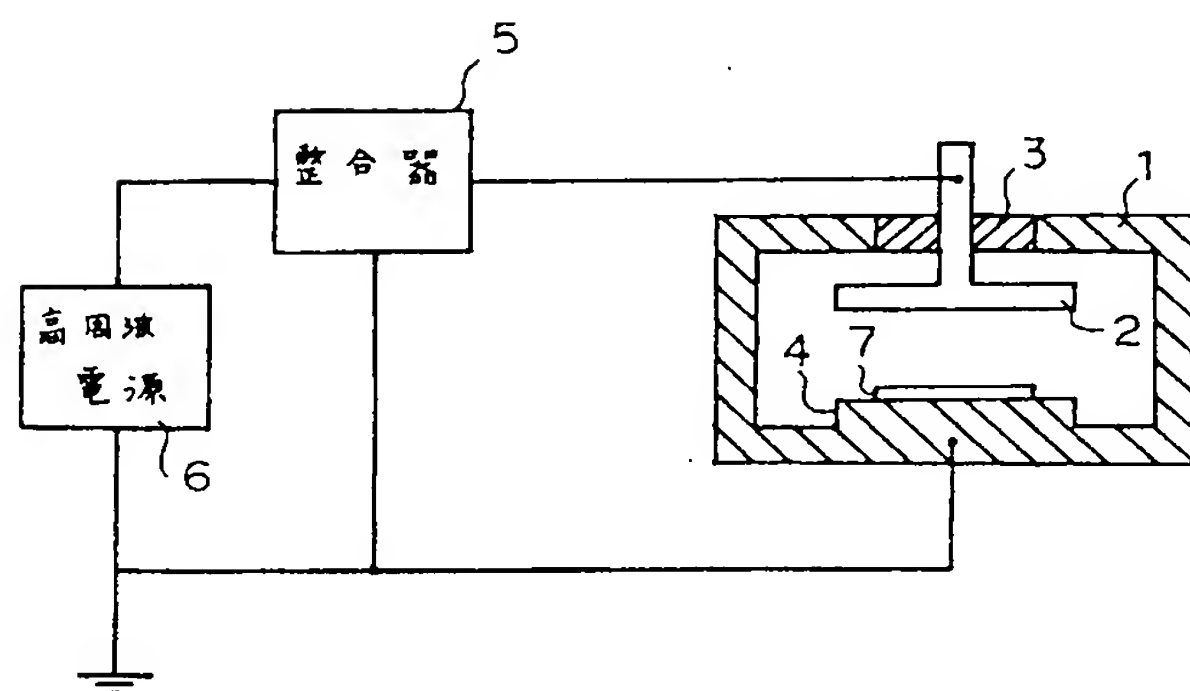
第2図



第3図



第4図



第5図